



República Federativa do Brasil
Ministério do Desenvolvimento, Indústria
e do Comércio Exterior
Instituto Nacional da Propriedade Industrial

(11) (21) **PI 0403071-0 A**

(22) Data de Depósito: 27/07/2004
(43) Data de Publicação: 14/03/2006
(RPI 1836)



(51) Int. Cl.⁷.:
G01R 31/02

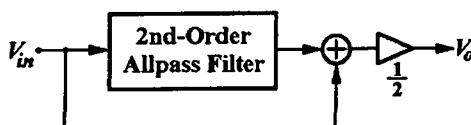
(54) Título: TESTE DE CIRCUITOS A CAPACITORES CHAVEADOS USANDO SEÇÕES PASSA-TUDO

(71) Depositante(s): Coppe/UFRJ-Coodenação dos Programas de Pós Graduação de Engenharia da Universidade Federal do Rio de Janeiro (BR/RJ)

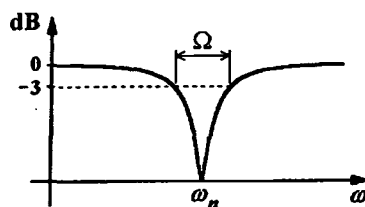
(72) Inventor(es): Antônio Petraglia, Mariane Rembold Petraglia, Jorge Morales Canive

(74) Procurador: Joubert Gonçalves de Castro

(57) Resumo: "TESTE DE CIRCUITOS A CAPACITORES CHAVEADOS USANDO SEÇÕES PASSA-TUDO". A presente inovação consiste de uma metodologia de teste de circuitos a capacitores chaveados implementados por conexão paralela de seções com funções de transferência recursivas do tipo passa-tudo, que por sua vez são realizadas por seções passa-tudo de primeira e segunda ordens conectadas em série. O teste é completamente alcançado pela medição das respostas de filtros do tipo notch de segunda ordem e filtros passa-baixas ou passa-altas de primeira ordem. Apesar de ser mais simples, e o circuito necessário para a realização do teste ser menor do que os de outros métodos de teste conhecidos, o procedimento de teste é capaz de detectar múltiplas falhas paramétricas e estimar com precisão o valor realmente fabricado em circuito integrado das razões de capacitâncias que determinam os coeficientes da função de transferência do circuito.



(a)



(b)

Relatório Descritivo da Patente de Invenção para
"Teste de Circuitos a Capacitores Chaveados Usando Seções
Passa-Tudo".

Campo Técnico

5 A inovação ora proposta está relacionada de forma
geral a metodologias de teste de circuitos a capacitores
chaveados considerando implementações em modernas tecnologias
de circuitos integrados CMOS. Em particular, ela diz respeito
ao método de detecção e localização de falhas paramétricas em
10 circuitos a capacitores chaveados que utilizam seções passa-
tudo como unidades básicas para realizar filtros eletrônicos,
e que estão sujeitos a variações no processo de fabricação, e
conhecimentos técnicos aplicados são circuitos discretos no
tempo, circuitos a capacitores chaveados, suas tecnologias de
15 fabricação em tecnologia CMOS, processos aleatórios, projeto
de circuitos integrados, e a utilização destes em
equipamentos de instrumentação em geral.

Descrição da Tecnologia Relacionada

Teste de Circuitos Integrados: Entre os principais fatores
20 que contribuem para o aumento do custo de fabricação de
circuitos integrados (CIs) são o teste e o diagnóstico de
circuitos integrados analógicos e mistos analógico-digitais,
e como consequência esse assunto tem despertado crescente
interesse de projetistas e fabricantes de CIs. Avanços em
25 tecnologias assim como em técnicas de projeto de CIs têm
permitido a realização de funções analógicas e digitais num
único chip, onde circuitos a capacitores chaveados realizam
operações sofisticadas, tais como filtragem, conversão A/D e
D/A. Como resultado, tem havido um esforço considerável em
30 ampliar a cobertura dos testes e apoiar projetos de circuitos

testáveis, em particular os circuitos a capacitores chaveados.

Erros Causados por Processos de Fabricação: Basicamente os erros que ocorrem durante a fabricação de circuitos integrados podem ser classificados em dois grupos: erros catastróficos, causados por curto-circuitos e ausência de conexão, e erros paramétricos, causados por variações no processo de fabricação. O primeiro degrada significativamente a performance do circuito e podem ser detectados, por exemplo, pelo método de teste denominado I_{DDQ} , que consiste em monitorar a corrente da fonte de alimentação. Erros paramétricos são causados por variações globais e locais do processo de fabricação. Variações globais se referem a erros sistemáticos que ocorrem em toda a extensão do CI. Variações locais se referem a pequenas e aleatórias diferenças entre elementos vizinhas no CI, levando a descasamentos que, especificamente no caso de circuitos a capacitores chaveados, causam erros nas suas funções de transferência, uma vez que estas são determinadas por razões entre capacitâncias. Erros paramétricos locais são geralmente mais difíceis de serem detectados e localizados.

Teste por Duplicação de Circuitos: Com o objetivo de melhorar as condições de observabilidade, um procedimento utilizado por Vasquez et al. em 1998 consiste em duplicar o circuito no CI pela introdução de uma cópia do circuito em teste, de forma que a resposta deste a um estímulo externo é comparada com a saída de sua cópia. Uma decisão é então tomada entre duas hipóteses: falha/não-falha. Além do aumento considerável da área ocupada pelo circuito extra para teste, outras

desvantagens desta técnica são a imprecisão do método de decisão, e a dificuldade em localizar a falha.

Teste por Transformação de Circuitos em Osciladores: Para evitar a complexidade da técnica de duplicação de circuitos, e reduzir a área ocupada pelo circuito de teste, o método utilizado por Arabi e Kaminska em 1996 e posteriormente uma variante descrita por Huertas et al. em 1999 transformam o circuito sob teste em um oscilador, usando um circuito apropriado como elemento de realimentação para posicionar os pólos sobre o círculo unitário. A frequência e a amplitude de oscilação são então medidas e comparadas com o que seria esperado de um circuito sem falhas sob a mesma configuração osciladora. Entretanto, o fato de que todas as medidas são obtidas de circuitos reconfigurados dificulta a localização de falhas paramétricas, limitando a técnica à simples tomada de decisão entre as hipóteses falha/não-falha.

Teste por Medida Direta das Capacitâncias do Circuito: Uma técnica alternativa consiste em medir todas as capacitâncias do circuito que determinam os coeficientes da função de transferência de filtros a capacitores chaveados, e a partir dessas medidas as respostas em frequência dos filtros são estimadas para se determinar os filtros faltosos. De acordo com o procedimento adotado por Dufaza e Ihs em 1997 o circuito é reconfigurado para que as medidas das capacitâncias sejam realizadas em corrente contínua (DC), enquanto que o método de Harjani e Vinnakota em 1999 propõe que as medidas sejam feitas por um circuito lógico no domínio digital. Estes procedimentos, entretanto, têm elevado grau de complexidade. Com o objetivo de simplificar o método, Choi et al. em 2000 calculam as sensibilidades de parâmetros de

performance tais como ganho DC, fator de qualidade e frequência de ressonância de seções de segunda ordem para identificar as razões de capacitâncias que mais contribuem para desvios na resposta em frequência.

- 5 Teste por Análise em Múltiplas Frequências: Técnicas, como a descrita por Slamani e Kaminska em 1995, que utilizam sinais de entrada senoidais com várias frequências para então observar as respostas em vários nós do circuito, também são utilizadas como meio de melhorar a observabilidade das
- 10 falhas. O método é formulado como um problema de otimização, para computar sensibilidades a partir das quais são selecionados os nós e as frequências de teste mais apropriados à observação de possíveis falhas.
- Nós propomos uma técnica alternativa para testar circuitos a
- 15 capacitores chaveados capaz não somente de detectar, mas também de localizar com elevada precisão falhas paramétricas, utilizando um reduzido circuito adicional para teste. Nosso método se enquadra no que se chama de Projeto Voltado Para Teste, porque se baseia na construção de circuitos a
- 20 capacitores chaveados utilizando seções de segunda ordem estruturalmente passa-tudo. O circuito adicional utilizado para teste é consideravelmente menor do que em outros procedimentos, porque o método de teste consiste em formar filtros do tipo notch com as seções passa-tudo já' empregadas
- 25 no circuito em teste, que não necessita ser reconfigurado, o que torna a técnica adequada para a realização dos testes com o circuito em operação. Nossa técnica pode também ser vista como pertencente à classe de análise em múltiplas frequências, mas não requer cálculos de sensibilidades nem de
- 30 algoritmos de otimização, porque as frequências e os nós

ótimos para teste são naturalmente revelados pelo procedimento de construção do circuito.

DESCRIÇÃO RESUMIDA DAS FIGURAS

Para permitir um claro entendimento do funcionamento da invenção aqui reivindicada, integram este documento as seguintes ilustrações:

Fig. 1 - Ilustra a estrutura básica do circuito, empregando circuitos passa-tudo $A_M(z)$ e $A_N(z)$.

Fig. 2 - Ilustra a realização dos filtros passa-tudo $A_M(z)$ e $A_N(z)$ com uma conexão em série de 1 seção de primeira ordem e várias seções de segunda ordem.

Fig. 3 - Apresenta o esquemático da seção passa-tudo de primeira ordem (Fig. 3(a)) e a seção passa-tudo de segunda ordem (Fig. 3(b)).

Fig. 4 - Ilustra o princípio básico da invenção: a formação do filtro notch com a seção passa-tudo de segunda ordem (fig. 4(a)) e a resposta em frequência do filtro notch (Fig. 4(b)).

Fig. 5 - Montagem do teste utilizando 1 somador (Fig. 5(a)) por seção passa-tudo, ou um único somador (Fig. 5(b)) multiplexado no tempo para todas as seções passa-tudo.

Fig. 6 - Apresenta a curva da frequência de 3 dB Ω do filtro notch em função do parâmetro b_2 da seção passa-tudo de segunda ordem.

Fig. 7 - Apresenta as curvas da frequência do notch em função dos parâmetros b_1 e b_2 da seção passa-tudo de segunda ordem.

Fig. 8 - Ilustra a resposta em frequência do filtro passa-baixas de primeira ordem formado com a seção passa-tudo de primeira ordem.

Fig. 9 - Apresenta a curva da frequência de 3 dB ω_c do filtro passa-baixas de primeira ordem em função do parâmetro a_1 da seção passa-tudo de primeira ordem.

Fig. 10 - Demonstração experimental do método de teste proposto aplicado no teste de um filtro de quinta-ordem: nossa invenção consiste em realizar um filtro notch com cada seção passa-tudo de segunda ordem, e um filtro passa-baixas com o filtro de primeira ordem. Na Fig. 10(b) é apresentado o circuito de elevada precisão utilizado para realizar os somadores de teste.

Fig. 11 - Apresenta uma microfotografia do CI do filtro de quinta ordem fabricado.

Fig. 12 - Apresenta as respostas em frequência do filtro de quinta ordem ideal (em linha contínua) e do filtro faltoso (em linha descontínua) observadas na saída V_{out} da Fig. 11(a)

Fig. 13 - Apresenta as respostas em frequência do filtro notch ideal (em linha contínua) e do filtro notch faltoso (em linha descontínua) observadas na saída V_{notch1} da Fig. 11(a) para estimar b_1 e b_2 .

Fig. 14 - Apresenta as respostas em frequência do filtro passa-baixas de primeira ordem ideal (em linha contínua) e faltoso (em linha descontínua) observadas na saída V_{low} da Fig. 11(a) para estimar a_1 .

DESCRIÇÃO DETALHADA DA INVENÇÃO

Filtros a capacitores chaveados de baixa sensibilidade a variações nas capacitâncias e a ganhos finitos dos amplificadores operacionais podem ser construídos usando uma conexão em paralelo de dois subfiltros na forma

$$G(z) = \frac{1}{2} [A_M(z) + A_N(z)] \quad (1)$$

onde $A_M(z)$ e $A_N(z)$ são filtros do tipo passa-tudo de ordens M e N , respectivamente. O filtro complementar em potência, indicado na Fig. 1 como $H(z)$, pode ser obtido pela subtração das saídas dos filtros passa-tudo. Assim, pares passa-baixas/passa-altas e passa-faixa/rejeita-faixa são realizados simultaneamente sem praticamente nenhum custo adicional.

Os filtros passa-tudo são realizados pela conexão em série de 1 seção passa-tudo de primeira ordem $A_1(z)$, no caso em que ou M ou N é ímpar, e seções passa-tudo de segunda ordem $A_{2j}(z)$, $j = 1, 2, \dots, n$. As funções de transferência dessas seções são

$$A_1(z) = z^{-3/2} \frac{z^{-1} - (1 - a_1)}{1 - (1 - a_1)z^{-1}} \quad (2)$$

$$A_2(z) = z^{-1/2} \frac{z^{-2} - (2 - b_1)z^{-1} + 1 - b_2}{1 - (2 - b_1)z^{-1} + (1 - b_2)z^{-2}} \quad (3)$$

nas quais o subíndice j foi omitido para simplificar a notação. Os diagramas elétricos dos circuitos correspondentes são apresentados na Fig. 2. O parâmetro a_1 é a razão de capacitâncias indicada na Fig. 3(a), e os parâmetros b_1 e b_2 são determinados em termos das razões de capacitâncias α_1, α_2, k_1 e k_2 mostradas na Fig. 3(b) através das seguintes relações

$$b_1 = \alpha_1 k_1 k_2 \quad \text{e} \quad b_2 = \alpha_2 k_1 k_2 \quad (4)$$

A baixa sensibilidade da estrutura eletrônica do filtro resulta do fato de que cada parâmetro (a_1, b_1 e b_2) tanto no numerador quanto no denominador das Equações (2) e (3) é realizado pelos mesmos capacitores, e conseqüentemente as seções passa-tudo mantêm a característica passa-tudo, apesar

de erros nas razões das capacitâncias que implementam esses parâmetros.

Conceito Básico da Invenção

Um dos aspectos mais importantes com relação à testabilidade da estrutura da Fig. 1 é o controle independente do ângulo do pólo, e portanto do zero, (através de b_1) e do raio (através de b_2) de cada seção passa-tudo de segunda ordem, como mostrado a seguir. O ângulo determina a frequência em torno da qual ocorre a maior variação da fase da função de transferência, e o raio determina a intensidade dessa variação. Somando a saída da seção passa-tudo de segunda ordem com a sua entrada, como ilustrado na Fig. 4(a), um filtro notch é criado, de cuja resposta em frequência (Fig. 4(b)) se podem medir a frequência do notch, ω_n , e a banda de 3 dB, Ω , para estimar os valores realmente implementados dos parâmetros b_1 e b_2 através das relações

$$2 - b_1 = \frac{2 \cos(\omega_n)}{1 + \operatorname{tg}(\Omega/2)} \quad (5a)$$

$$1 - b_2 = \frac{1 - \operatorname{tg}(\Omega/2)}{1 + \operatorname{tg}(\Omega/2)} \quad (5b)$$

Assumindo que $G(z)$ na Eq. (1) é do tipo passa-baixas, então o pólo da função de transferência $A_1(z)$ do filtro passa-tudo de primeira ordem na Eq. (2), que também é um pólo de $G(z)$, estará eixo real positivo do plano complexo z , ou seja, $0 < 1 - a_1 < 1$, ou equivalentemente, $0 < a_1 < 1$. Portanto, utilizando o filtro passa-tudo de primeira ordem na Fig. 4(a), um filtro passa-baixas de primeira ordem será formado, cuja frequência de corte de 3 dB, ω_c , e a razão de capacitâncias a_1 estão relacionadas por

$$1 - a_1 = \frac{1 - \sin(\omega_c)}{\cos(\omega_c)} \quad (6)$$

mostrando que o valor real de a_1 pode ser estimado a partir de medidas de ω_c . Procedimento análogo se aplica ao caso de $G(z)$ ser um filtro passa-altas, com a condição $1 < a_1 < 2$.

5 Estrutura de Teste

A utilização de filtros de primeira e segunda ordens estruturalmente passa-tudo permite, através de simples medidas, estimação precisa e independente dos seus coeficientes. Isto pode ser alcançado pela implementação adicional de um somador para cada seção passa-tudo, como ilustrado na Fig. 5(a), onde seções passa-tudo de primeira e segunda ordens são conectados em série para realizar as funções passa-tudo de ordens mais elevadas, $A_M(z)$ e $A_N(z)$, da Eq. (1). Alternativamente, um único somador multiplexado no tempo pode ser compartilhado por todas as seções passa-tudo, como mostrado na Fig. 5 (b). Neste caso, o custo da lógica de controle e as chaves adicionais são compensadas pela redução do número de somadores, conseqüentemente economizando consumo de energia e diminuindo o número de pinos de saída do CI. Uma implementação eficiente dos somadores será apresentada mais adiante.

Assumindo que a k -ésima seção passa-tudo de segunda ordem, $A_{2k}(z)$, seja selecionada para teste em um dos dois esquemas da Fig. 5, então o módulo da resposta em frequência, $|H(e^{j\omega})|$, da entrada do filtro em teste até a saída do k -ésimo filtro notch é dado por

$$|H(e^{j\omega})| = |A_1(e^{j\omega})| \prod_{i=1}^{k-1} |A_{2i}(e^{j\omega})| |H_{notch_k}(e^{j\omega})| = |H_{notch_k}(e^{j\omega})| \quad (7)$$

onde $H_{notch_k}(e^{j\omega}) = 1 + A_{2k}(e^{j\omega})$. A igualdade do lado direito da Eq. (7) vale ainda que ocorram múltiplas falhas paramétricas, porque a resposta em frequência de módulo do filtro notch não é afetada por desvios nos coeficientes das outras seções
5 passa-tudo, uma vez que estes são realizados por circuitos estruturalmente passa-tudo. Portanto, o vetor de teste é aplicado apenas uma vez na entrada do filtro em teste para testar cada seção passa-tudo separadamente, e conseqüentemente o filtro inteiro. Desta forma, nós de entradas
10 adicionais para teste não são necessárias. Estimativas dos valores dos parâmetros realmente implementados são obtidas das Eqs. (5) e (6).

Características de Observabilidade da Técnica de Teste

Para analisar dependência da banda de 3 dB, Ω , e da
15 frequência, ω_n , do notch em relação aos parâmetros b_1 e b_2 , estudamos a seguir as seguintes expressões obtidas das Eqs. 5(a) e 5(b):

$$\Omega = -2 \arctan \frac{b_2}{b_2 - 2} \quad (8a)$$

$$\omega_n = \arccos \frac{b_1 - 2}{b_2 - 2} \quad (8b)$$

20 A condição de estabilidade das seções passa-tudo de segunda ordem impõe restrições aos valores dos parâmetros b_1 e b_2 de acordo com

$$0 < b_2 < 2 \quad \text{e} \quad b_2 < b_1 < 4 - b_2 \quad (9)$$

Mostrado na Fig. 6, a Eq. (8) revela que Ω é uma função
25 aproximadamente linear de b_2 , com uma inclinação que permite ótima observabilidade desse parâmetro através de medidas de Ω . A Fig. 7 apresenta a variação de ω_n em termos de b_1 e b_2 .

Deve-se notar que ω_n se torna mais sensível a variações de b_1 na medida em que b_2 aumenta. Por outro lado, ω_n também se torna mais susceptível a ruído de medida, porque Ω aumenta com b_2 , como indicado na Fig. 6, conseqüentemente tornando
5 menos definida a frequência onde ocorre o notch.

Finalmente, como notado anteriormente, o parâmetro a_1 da seção passa-tudo de primeira ordem pode ser estimado através da Eq. (5) em função da frequência de 3 dB ω_c do filtro passa-baixas, como na Fig. 8. A Fig. 9 mostra a
10 variação de ω_c em função de a_1 , para $0 < a_1 < 1$. Deve-se observar que as estimativas de a_1 se tornam menos precisas na medida em que a_1 se aproxima de 1. Tais casos ocorrem em projetos de filtros de banda muito estreita, nos quais circuitos a capacitores chaveados em geral não são
15 recomendados por apresentarem elevada sensibilidade a variações nos seus componentes.

Demonstração Experimental

Uma montagem experimental do sistema aqui descrito foi feita. Um filtro elíptico de quinta ordem foi projetado e
20 seu CI fabricado no processo CMOS 0,8 μ m com especificações típicas para frequências de vídeo: banda de passagem de 3,4 MHz, banda de rejeição começando em 4,5 MHz, variação máxima na faixa de passagem de 0,1 dB e atenuação mínima na banda de rejeição de 30 dB, para uma frequência de amostragem de 18
25 MHz. O diagrama de blocos da estrutura do filtro é apresentado na Fig. 10(a), incluindo os somadores utilizados exclusivamente para teste. Como estes somadores empregam apenas razões de capacitâncias unitárias, a estrutura simples e eficiente mostrada na Fig. 10(b) foi utilizada,

economizando energia e área no CI. O somador da Fig. 10(b) também realiza o fator 0,5 com elevada precisão. Dois estágios do tipo "sample-and-hold" foram adicionados no caminho inferior do diagrama de blocos para compensar o

5 atraso adicional $z^{-3/2}$ associado com a função de transferência da seção passa-tudo de primeira ordem, como indicado pela Eq. (2). O valor nominal do parâmetro da seção passa-tudo de primeira ordem é $a_1 = 0,662$, e dos parâmetros das seções passa-tudo de segunda ordem são $b_1 = 1,40$ e $b_2 =$

10 $0,145$ no caminho superior, e $b_1 = 1,37$ e $b_2 = 0,554$ no caminho inferior. A microfotografia do CI é mostrada na Fig. 11, e sua área é de $1,44 \text{ mm}^2$. A resposta em frequência medida com um analisador de espectro HP3558A é apresentada na Fig. 12, e está muito próxima da resposta desejada, como se pode

15 observar. Em particular, na banda de passagem (Fig. 12(b)) a diferença entre a resposta medida e a resposta desejada é menor do que 0,08 dB. A área utilizada para teste é em torno de 8% da área total do CI.

Para verificar as principais propriedades da

20 técnica de teste numa situação realista de múltiplas falhas, os "layouts" dos capacitores que implementam as razões de capacitâncias $a_1, \alpha_1, \alpha_2, k_1$ e k_2 das seções passa-tudo no caminho superior foram modificados no CI, de tal forma que os novos valores faltosos passaram a ser $a_1 = 0,800$, $b_1 = 1,54$ e $b_2 =$

25 $0,160$. Nas figuras consideradas a seguir, os gráficos desenhados em linha contínua correspondem a respostas ideais, ou seja, do filtro elíptico sem falhas, e os gráficos em linha tracejada são respostas do filtro faltoso. A Fig. 13 mostra as respostas ideal e faltosa observadas no nó de saída

V_{out} da Fig 10(a). A Fig. 14 apresenta as respostas do notch observadas no nó V_{notch1} da Fig. 10(a). A partir da resposta faltosa Ω e ω_n foram medidas para se estimar os valores reais dos parâmetros b_1 e b_2 pelas Eqs. (5a) e (5b),
 5 respectivamente. Na Fig. 15 são apresentadas as respostas em frequência do filtro passa-baixas de primeira ordem observadas no nó V_{low} da Fig. 10(a) se para estimar o valor real do parâmetro a_1 pela Eq. (6). Os valores medidos dos parâmetros foram $a_1 = 0,7989$, $b_1 = 1,538$ e $b_2 = 0,1605$, os
 10 quais, comparados com os valores reais $a_1 = 0,800$, $b_1 = 1,54$ e $b_2 = 0,160$, mostram a excelente concordância entre os valores reais dos parâmetros e os estimados pela técnica de teste aqui reivindicada. É importante observar as frequências bem definidas dos notchs, apesar dos elevados erros paramétricos,
 15 devido ao fato de que as seções passa-tudo de primeira e segunda ordens são estruturalmente passa-tudo. Esta propriedade assegura a detecção e a localização precisa de falhas paramétricas múltiplas, como atesta a Eq. (7).

A metodologia descrita, assim como os resultados
 20 experimentais apresentados, não devem ser considerados como limitativos ao escopo da presente invenção, pois a mesma pode ser aplicada utilizando outras técnicas de circuitos amostrados no tempo, tais como circuitos digitais, corrente chaveada, charge coupled devices, circuitos analógicos com
 25 coeficientes dependentes de largura de pulso, mosfet chaveado, circuitos analógicos contínuos no tempo, dentre outras, em implementações com componentes eletrônicos discretos ou monolíticas em circuito integrado. Embora as

modalidades ilustrativas tenham sido aqui descritas com referência às figuras anexas, deve-se entender que a presente invenção não se delimita a essas modalidades precisas, e que várias outras alterações e modificações podem ser realizadas nela por um técnico habilitado, sem fugir do escopo ou espírito da invenção. Pretende-se que todas essas alterações e modificações fiquem incluídas no escopo da invenção, na forma definida pelas reivindicações anexas.

REIVINDICAÇÕES

1- "Teste de Circuitos a Capacitores Chaveados Usando Seções Passa-Tudo" que consiste de uma metodologia para detecção de falhas paramétricas em circuitos a
5 capacitores chaveados caracterizado pela medição de respostas em frequência de filtros do tipo notch de segunda ordem e filtros passa-baixas ou passa-altas de primeira ordem.

2- "Teste de Circuitos a Capacitores Chaveados
10 Usando Seções Passa-Tudo" de acordo com a reivindicação 1, caracterizado pela utilização das seções passa-tudo de primeira e segunda ordens que têm a propriedade de serem estruturalmente passa-tudo.

3- "Teste de Circuitos a Capacitores Chaveados
15 Usando Seções Passa-Tudo" de acordo com as reivindicações 1 e 2, caracterizado pela conexão em série das seções passa-tudo de primeira e segunda ordens para permitir a detecção de múltiplas falhas.

4- "Teste de Circuitos a Capacitores Chaveados
20 Usando Seções Passa-Tudo" de acordo com a reivindicação 3, caracterizado pela utilização das seções passa-tudo de primeira e segunda ordens já existentes no circuito a ser testado.

5- "Teste de Circuitos a Capacitores Chaveados
25 Usando Seções Passa-Tudo" de acordo com a reivindicação 4, caracterizado pela seguinte forma:

- formação de filtros do tipo passa-baixas de primeira ordem através da soma da saída da seção passa-tudo de primeira ordem com a sua entrada.
- 30 - formação de filtros do tipo passa-altas de primeira ordem através da soma da saída da seção passa-tudo de primeira ordem com a sua entrada.

- formação de filtros do tipo notch de segunda ordem através da soma da saída da seção passa-tudo de segunda ordem com a sua entrada.

5 6- "Teste de Circuitos a Capacitores Chaveados Usando Seções Passa-Tudo" de acordo com a reivindicação 5, caracterizado pela utilização de um único somador multiplexado no tempo, compartilhado por todas as seções passa-tudo de primeira e segunda ordens, para testar todo o circuito.

10 7- "Teste de Circuitos a Capacitores Chaveados Usando Seções Passa-Tudo" de acordo com a reivindicação 5, caracterizado pela utilização de um somador para cada seção de primeira ordem e para cada seção de segunda ordem para testar todo o circuito.

15 8- "Teste de Circuitos a Capacitores Chaveados Usando Seções Passa-Tudo" de acordo com a reivindicação 5, por prever qualquer generalização para ordens mais elevadas, caracterizado por utilizar seções passa-tudo de ordem 1 ou 2, ou ordens mais elevadas, implementadas a
20 capacitores chaveados.

9- "Teste de Circuitos a Capacitores Chaveados Usando Seções Passa-Tudo" de acordo com a reivindicação 1, caracterizado pelas medições da frequência de 3 dB do filtro passa-baixas de primeira ordem, do filtro passa-
25 altas.de primeira ordem, da frequência do notch do filtro notch de segunda ordem e da banda de 3 dB do filtro notch.

10- "Teste de Circuitos a Capacitores Chaveados Usando Seções Passa-Tudo" de acordo com a reivindicação 9, caracterizado pelo controle independente da frequência do
30 notch e da banda de 3 dB do filtro notch de segunda ordem.

11- "Teste de Circuitos a Capacitores Chaveados Usando Seções Passa-Tudo" de acordo com a reivindicação 9, caracterizado pela relação biunívoca entre a frequência de

3 dB do filtro notch de segunda ordem e o parâmetro b_2 da seção passa-tudo de segunda ordem.

12- "Teste de Circuitos a Capacitores Chaveados Usando Seções Passa-Tudo" caracterizado por permitir a
5 utilização de técnicas de circuitos amostrados no tempo, tais como corrente chaveada, charge coupled devices, circuitos analógicos com coeficientes dependentes da largura de pulsos, mosfet chaveado, circuitos digitais, entre outros.

10 13- "Teste de Circuitos a Capacitores Chaveados Usando Seções Passa-Tudo" caracterizado por permitir a utilização de técnicas de circuitos analógicos contínuos no tempo.

15 14- "Teste de Circuitos a Capacitores Chaveados Usando Seções Passa-Tudo" caracterizado por permitir a realização do teste tanto em montagem por componentes eletrônicos discretos quanto monolíticas em circuito integrado.

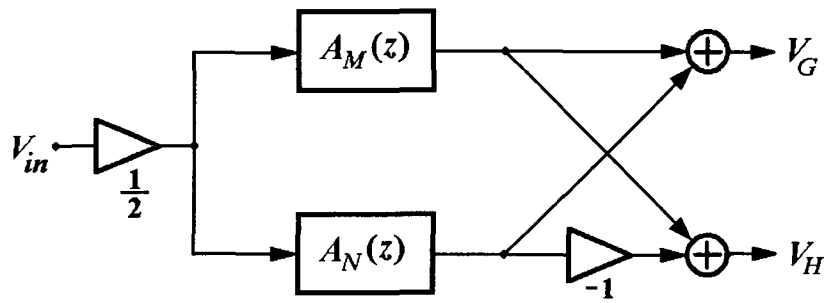
FIGURAS

Fig. 1.

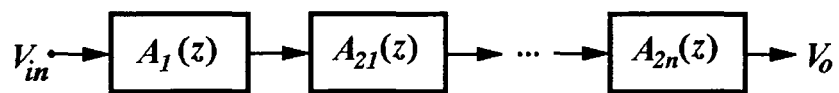
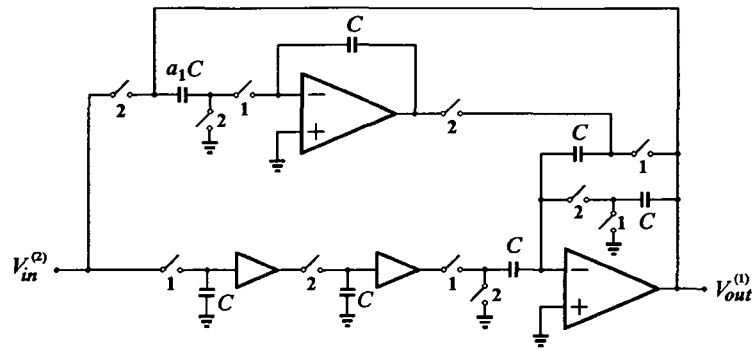
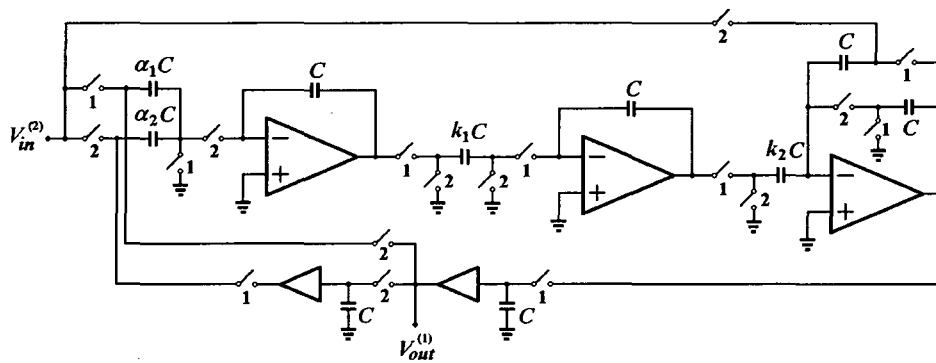


Fig. 2.

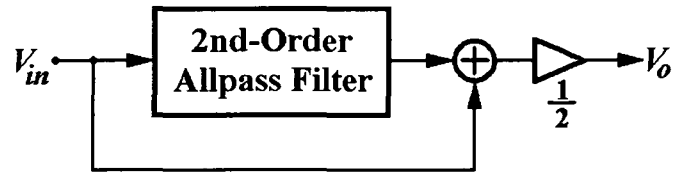


(a)

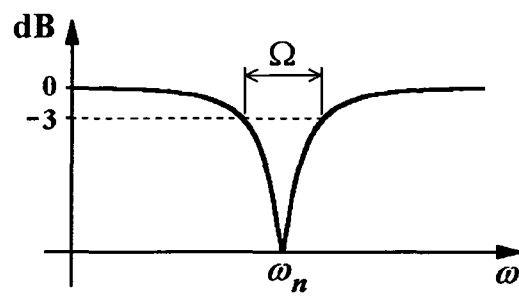


(b)

Fig. 3.

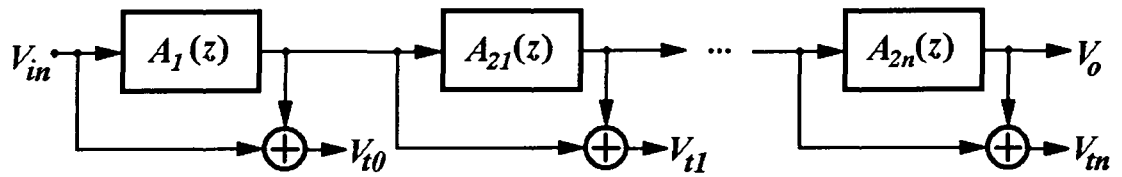


(a)

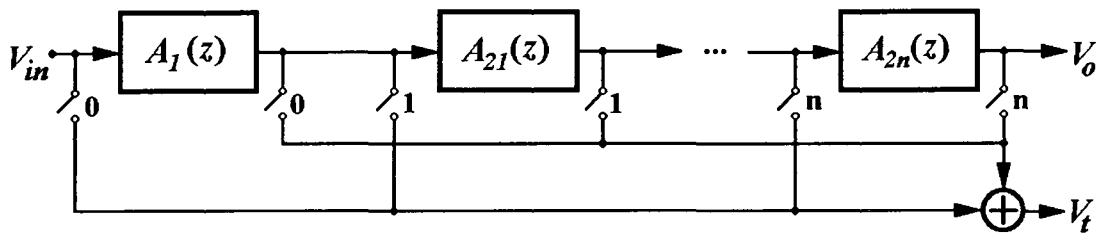


(b)

Fig. 4.



(a)



(b)

Fig. 5.

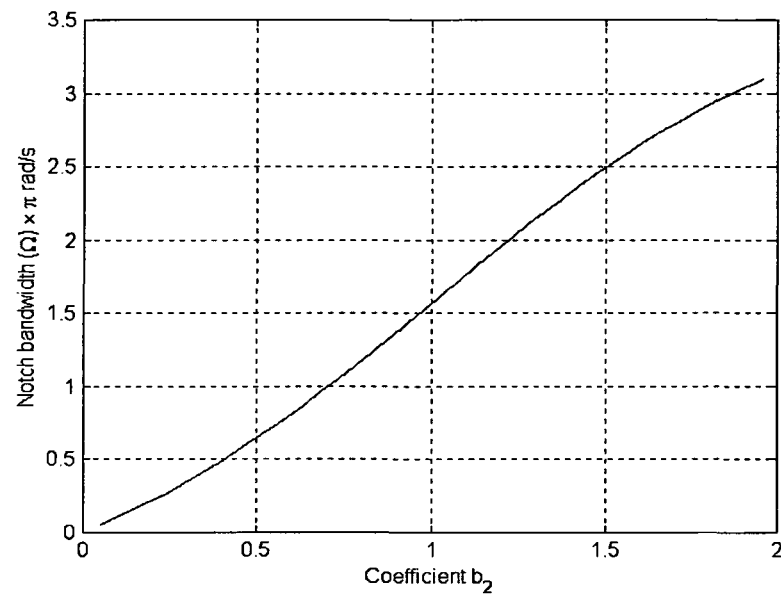


Fig. 6.

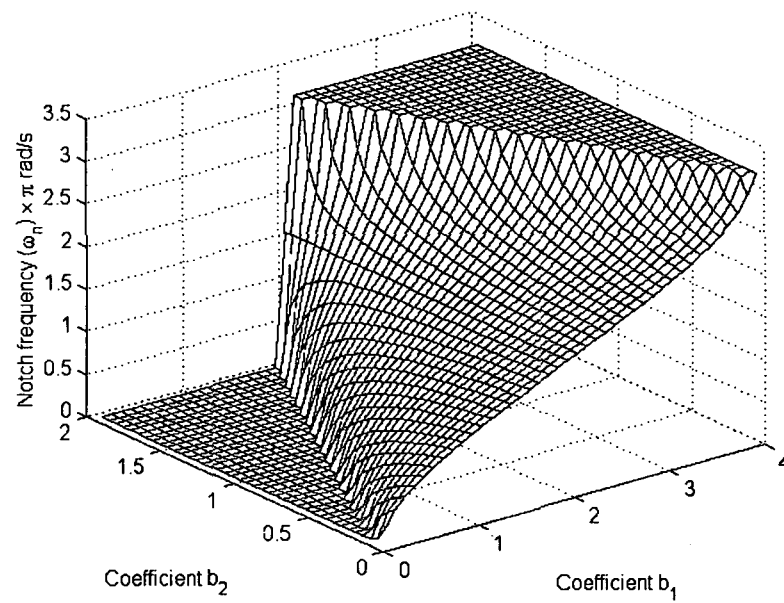


Fig. 7.

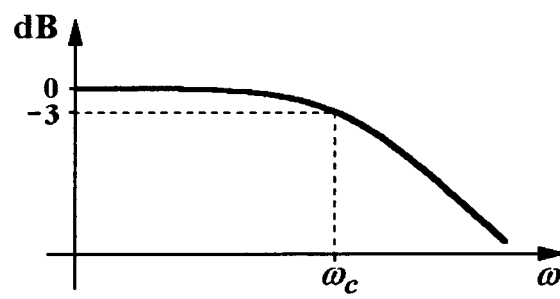


Fig. 8.

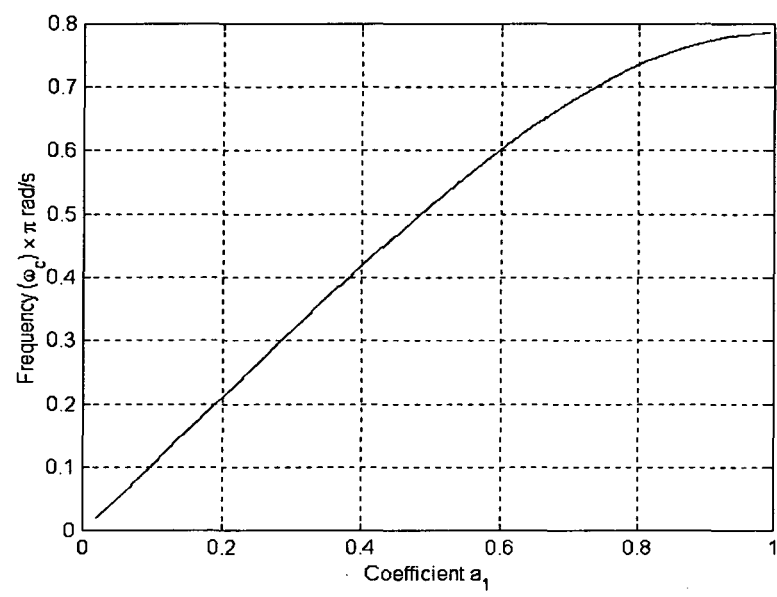


Fig. 9.

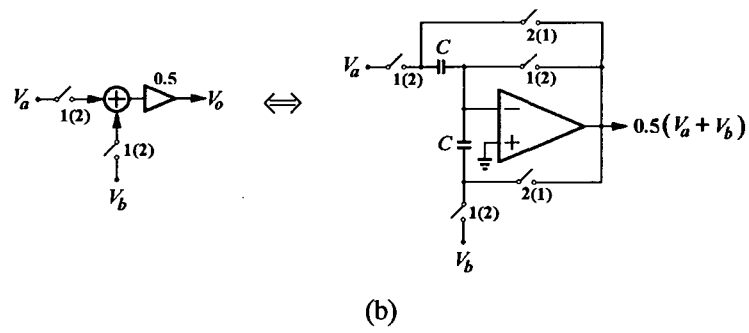
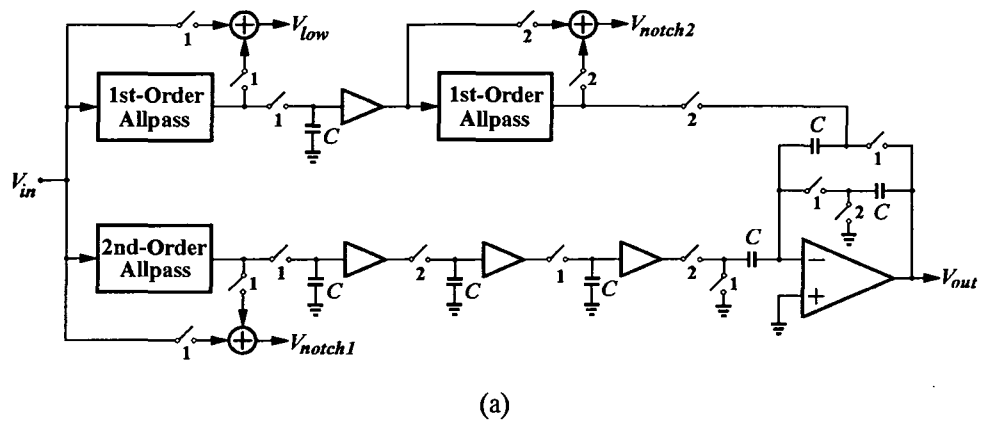


Fig. 10.

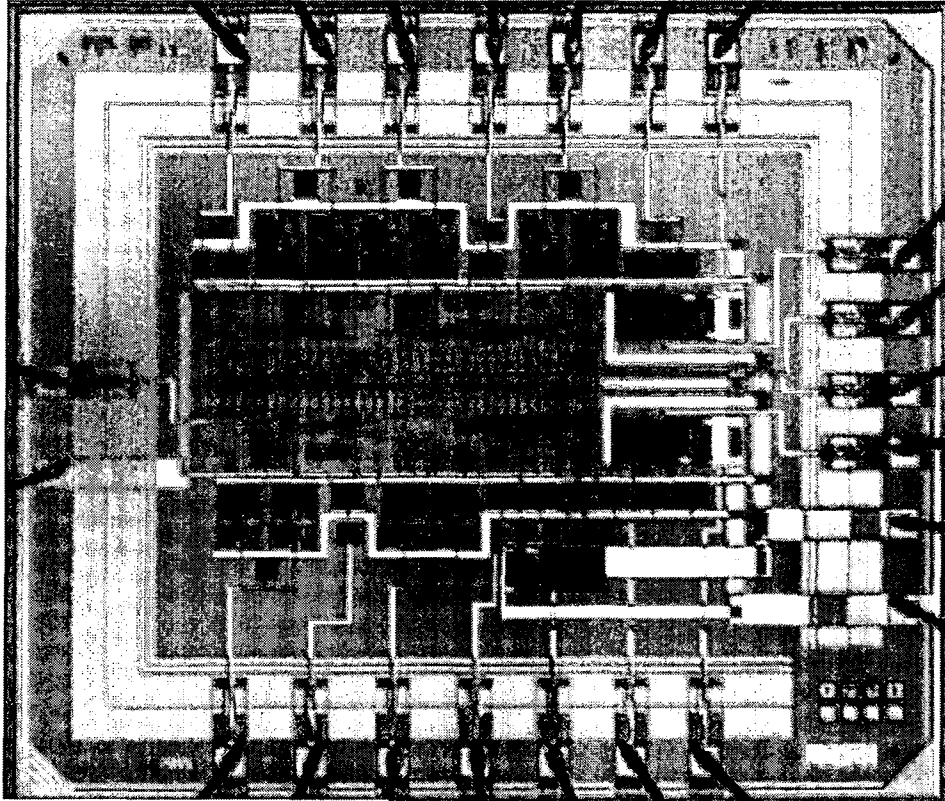


Fig. 11.

12/15

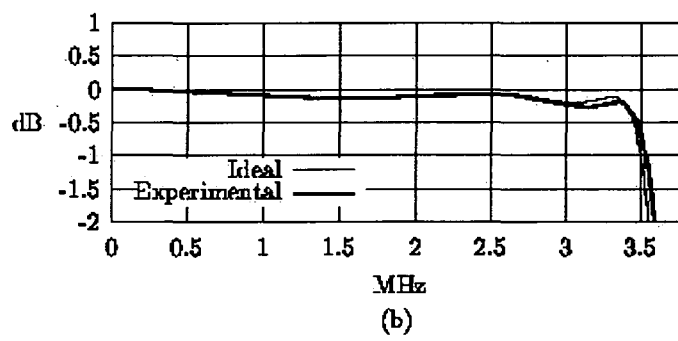
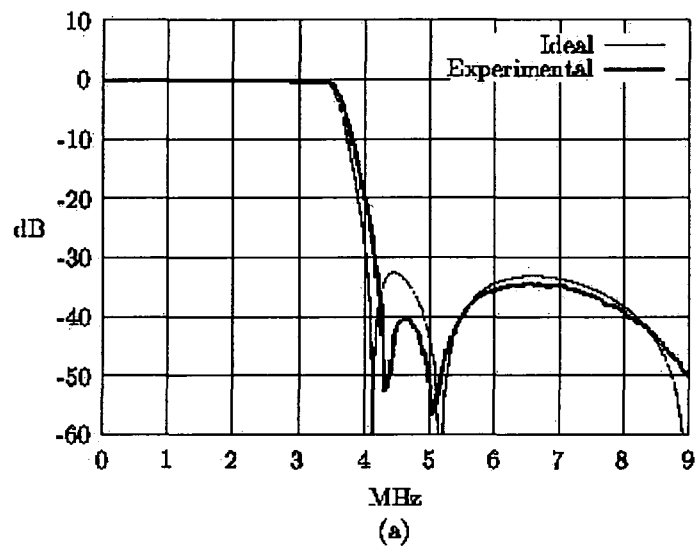


Fig. 12.

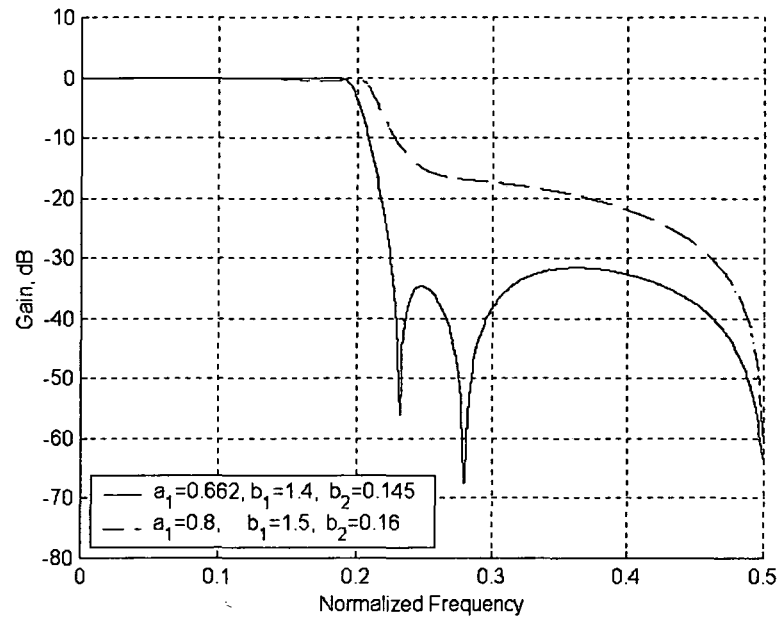


Fig. 13.

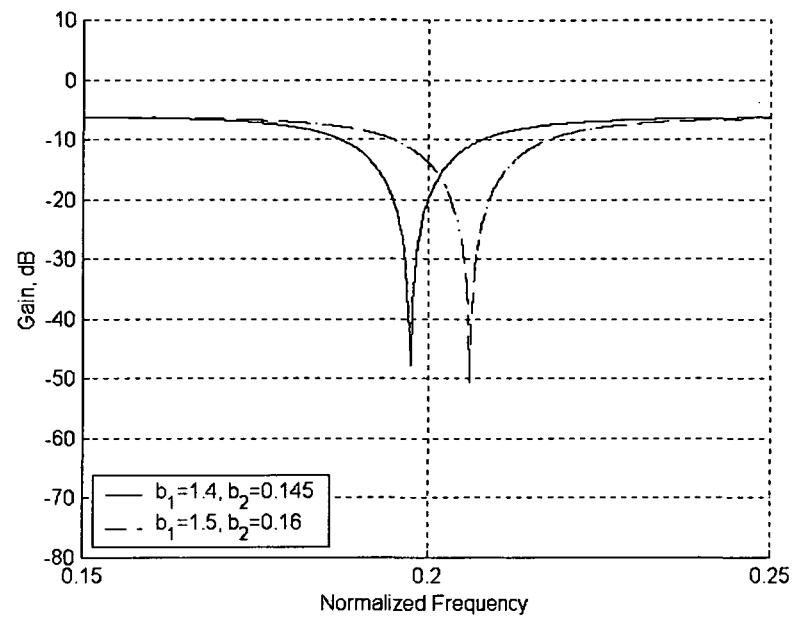


Fig. 14.

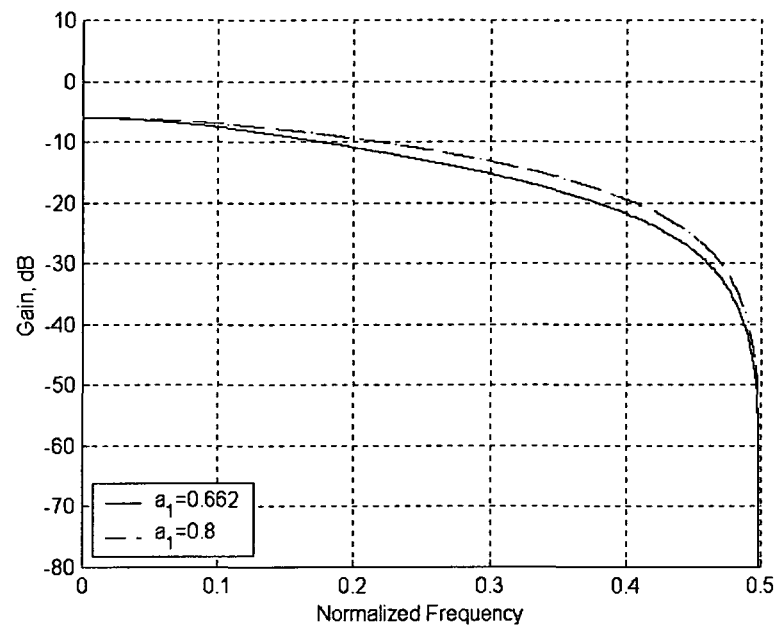


Fig. 15.

RESUMO

Patente de Invenção para "Teste de Circuitos a Capacitores Chaveados Usando Seções Passa-Tudo".

A presente inovação consiste de uma metodologia de teste de circuitos a capacitores chaveados implementados por conexão paralela de seções com funções de transferência recursivas do tipo passa-tudo, que por sua vez são realizadas por seções passa-tudo de primeira e segunda ordens conectadas em série. O teste é completamente alcançado pela medição das respostas de filtros do tipo notch de segunda ordem e filtros passa-baixas ou passa-altas de primeira ordem. Apesar de ser mais simples, e o circuito necessário para a realização do teste ser menor do que os de outros métodos de teste conhecidos, o procedimento de teste é capaz de detectar múltiplas falhas paramétricas e estimar com precisão o valor realmente fabricado em circuito integrado das razões de capacitâncias que determinam os coeficientes da função de transferência do circuito.